

Назначение, краткое описание

Микросхема выполнена в 28-выводном металлокерамическом корпусе МК 5123.28-1 и представляет собой 2-ух каналный 12-ти разрядный цифро-аналоговый преобразователь (ЦАП) с последовательным или параллельным интерфейсом входных данных на основе резистивной R-2R матрицы.

Основные эксплуатационные характеристики микросхемы:

- Диапазон напряжения питания $U_{cc} = 3,0 - 5,5$ В;
- Ток потребления не более 6 мА;
- Технология изготовления КМОП КНИ;
- Температурный диапазон от -60°C до $+125^{\circ}\text{C}$;
- Наробotka на отказ 100 000 часов.

Структурная схема

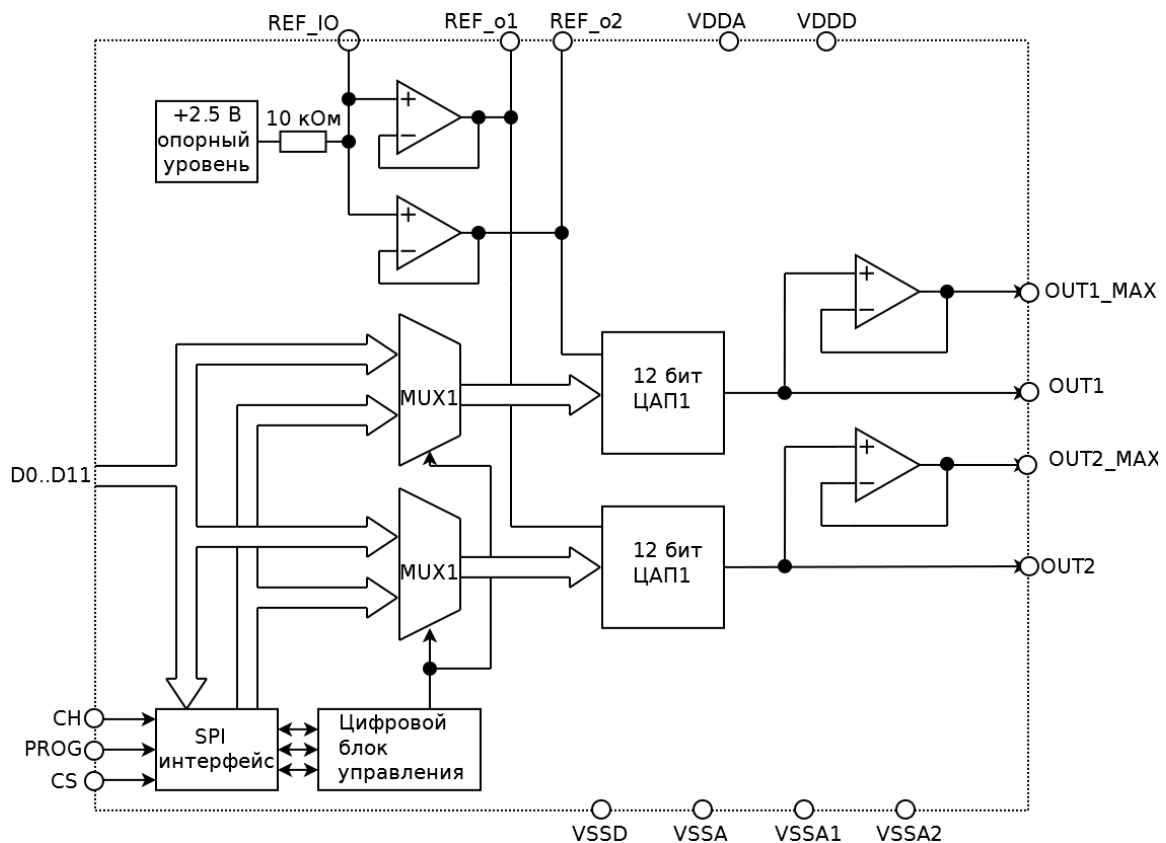


Рисунок 1. Структурная схема

Электрические характеристики

Таблица 1. Электрические параметры

Параметр	Ед. изм.	Буквенное обозначение	Норма параметра		Температура среды, °С
			не менее	не более	
Ток потребления ЦАП	мА	ICC	–	5,0	+25
			–	6,0	–60...+125
Дифференциальная нелинейность	МЗР	ED	–0,9	0,9	+25
			–1	1	–60...+125
Интегральная нелинейность	МЗР	EL	–4,0	4,0	+25
			–5,0	5,0	–60...+125
Время установления выходного напряжения ЦАП	мкс	t	–	0,2	+25
			–	0,2	–60...+125

Обозначение и нумерация выводов

Таблица 2. Функциональное описание выводов

№ вывода	Наименование вывода	Назначение вывода
1	CS	Сигнал начала преобразования
2	D6	Параллельный вход ЦАП.
3	D7	Параллельный вход ЦАП.
4	D8	Параллельный вход ЦАП.
5	D9	Параллельный вход ЦАП.
6	D10	Параллельный вход ЦАП.
7	D11	Параллельный вход ЦАП.
8	CH	Выбор канала ЦАП
9	VDDD	Вывод положительного питания
10	VSSA1	Вывод отрицательного питания или общий
11	REF_o1	Подключение внешнего шунтирующего конденсатора
12	VDDA	Вывод положительного питания
13	OUT1	Выход ЦАП1
14	OUT1_MAX	Выход ЦАП1 с буфером
15	REF_IO	Подключение внешнего шунтирующего конденсатора или подключение внешнего опорного уровня
16	OUT2_MAX	Выход ЦАП2 с буфером
17	OUT2	Выход ЦАП2
18	VSSA	Вывод отрицательного питания или общий
19	REF_o2	Подключение внешнего шунтирующего конденсатора
20	VSSA2	Вывод отрицательного питания или общий
21	GND	Вывод отрицательного питания или общий
22	PROG	Выбор режима работы («0» – параллельный интерфейс, «1» – SPI-интерфейс)
23	D0	Параллельный вход ЦАП.
24	D1	Параллельный вход ЦАП.
25	D2	Параллельный вход ЦАП.
26	D3	Параллельный вход ЦАП.
27	D4	Параллельный вход ЦАП.
28	D5	Параллельный вход ЦАП.

Рекомендуемая схема подключения

Схема применения приведена на рисунке 2.

$C1^* = 1 \text{ мкФ}$, $C2^{**} = 10 \text{ нФ}$, $C3^{**} = 200 \text{ нФ}$, $C4^{**} = 200 \text{ нФ}$.

* – конденсаторы либо высокочастотные керамические, либо сдвоенные. В случае сдвоенных конденсаторов, один из них должен быть высокочастотный керамический емкостью не менее 10 нФ.

** – определяется в ходе эксперимента.

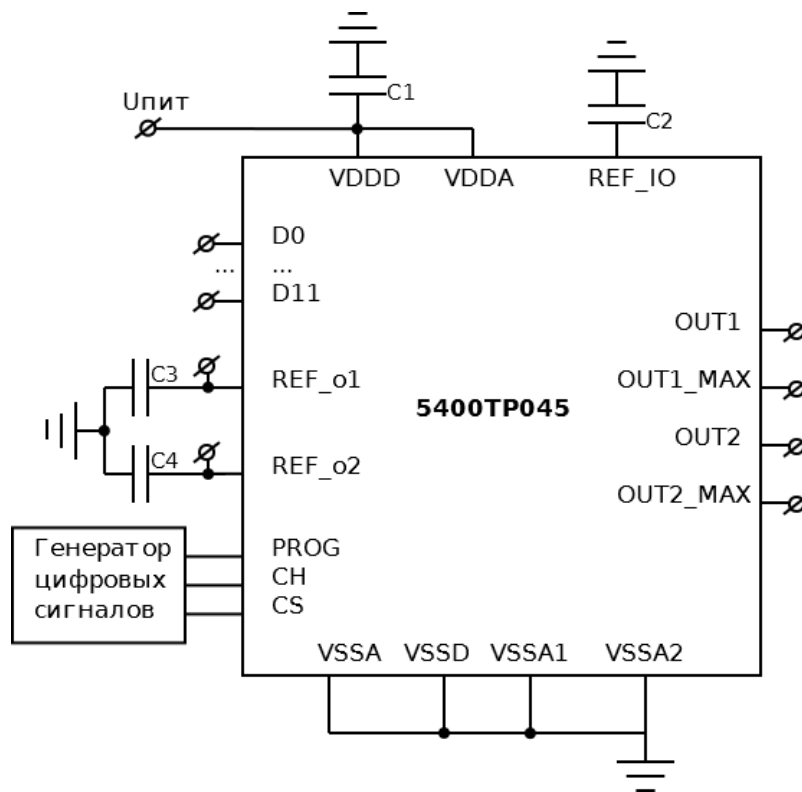


Рисунок 2. Схема применения

Функциональное описание микросхемы

В случае использования SPI интерфейса:

PROG = 1;

D10 – тактовая частота;

D11 – последовательный вход).

Данные записываются в последовательный порт D11 в течение 24 тактов сигнала D10. По фронту сигнала CS на выходе ЦАП устанавливается напряжение. Сигнал держится до прихода следующего фронта сигнала CS. В начальном состоянии на выходе ЦАП устанавливается напряжение половины шкалы REF/2. Время t_1 должно быть больше $\frac{1}{4}$ периода сигнала D10. Описанный алгоритм работы ЦАП представлен на рисунке 3.

D0_DAC1...D11_DAC1 – данные, загружаемые в ЦАП1 через SPI интерфейс

D0_DAC2...D11_DAC2 – данные, загружаемые в ЦАП2 через SPI интерфейс

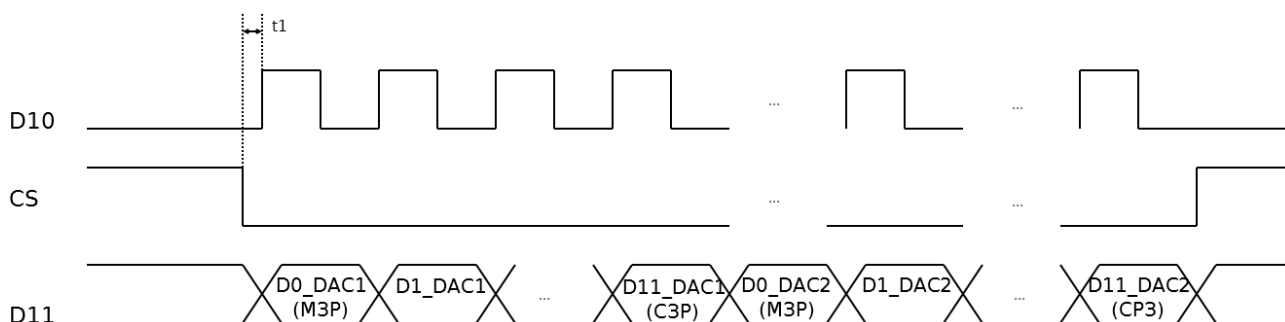


Рисунок 3. Структура команды для SPI интерфейса

В случае использования параллельного интерфейса (PROG=0):

CH = 0 – выбор ЦАП 2.

CH = 1 – выбор ЦАП 1.

По фронту сигнала CS на выходе ЦАП устанавливается напряжение. Сигнал держится до прихода следующего фронта сигнала CS. В начальном состоянии на выходе ЦАП устанавливается напряжение половины шкалы REF/2. Описанный алгоритм работы ЦАП представлен на рисунке 4.

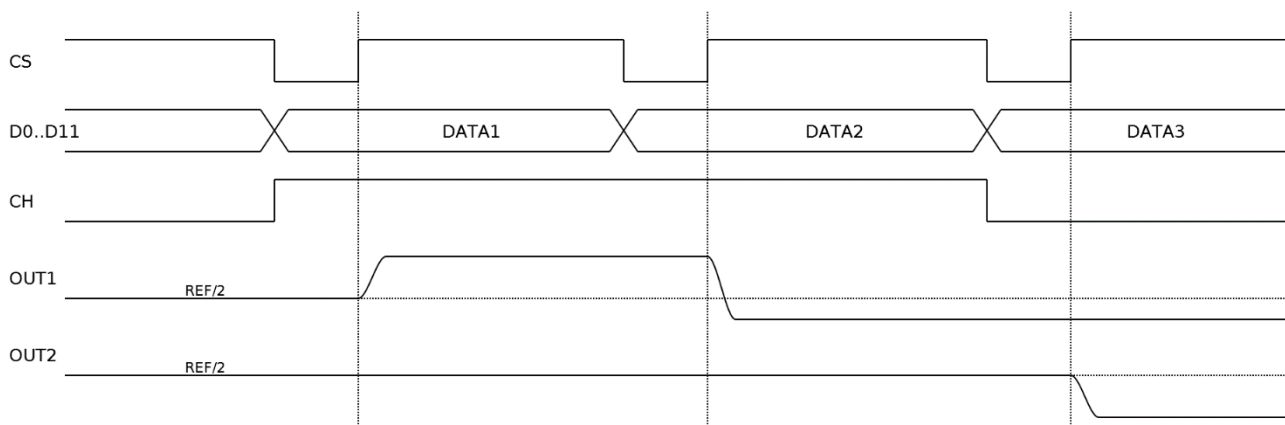


Рисунок 4. Функциональная диаграмма работы ЦАП

Габаритный чертеж корпуса МК 5123.28-1

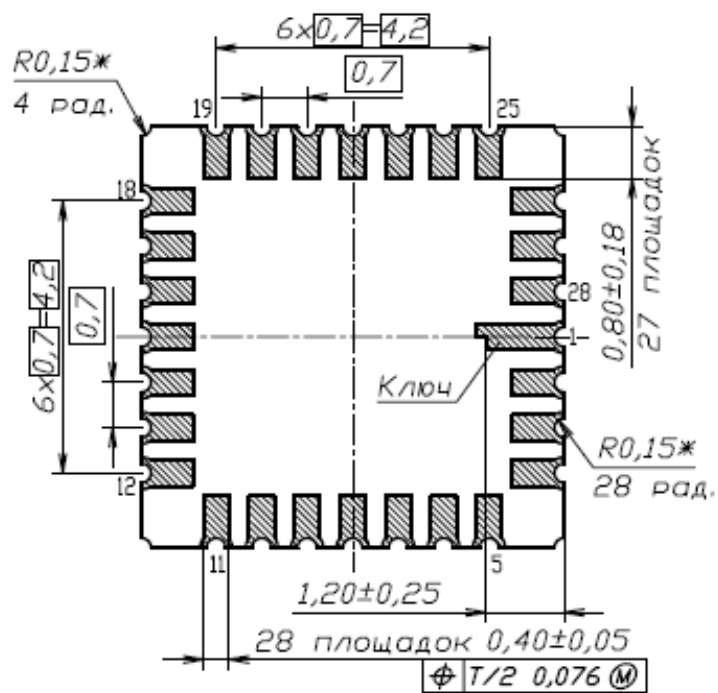


Рисунок 5. Габаритный чертеж корпуса

